

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-302772

(43)Date of publication of application : 14.11.1995

(51)Int.Cl.

H01L 21/301

(21)Application number : 06-096042

(71)Applicant : HITACHI LTD

HITACHI TOKYO ELECTRON
CO LTD

(22)Date of filing :

10.05.1994

(72)Inventor : ASHINA TERUHISA

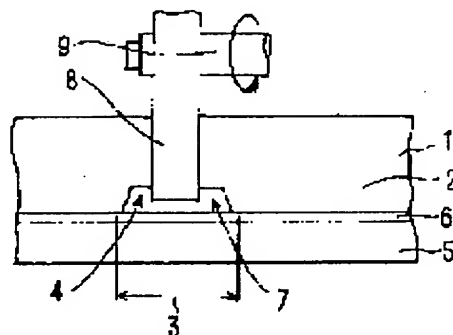
(54) DICING, WAFER, WAFER FIXING USE TAPE AND SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To provide a method of dicing, which makes it hard to generate clogging of a dicing blade.

CONSTITUTION: In dicing of a wafer 1, the wafer 1 is bonded on a fixing use tape 5 via a bonding agent 6 and thereafter, a blade 8 is moved along a dicing area 3 to dice the wafer. A groove 4 is provided in the rear of the wafer. This groove 4 is provided along the area 3 and the blade 8 is provided in the center of the groove. In the case where the wafer 1 is bonded on the tape 5, a gap 7 is generated in the bonded interface between the wafer 1 and the tape 5. There, in the dicing, the point of the blade 8 conducts the dicing while being made to position within the gap 7.

The point of the blade 8 can dice without coming into contact to the agent 6 and the tape 5. As the agent 6 and the like are not adhered on the blade 8, clogging of the blade due to adhesion of the agent 6 and the parent material of the tape 5 is prevented from being generated.



* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]While being a dicing method which cuts with a braid a work stuck on a base material via adhesives, and forms a product and forming an opening in an interface of said base material and a work beforehand along dicing area, A dicing method carrying out dicing without locating a tip of a braid in said opening at the time of dicing and making said base material and said adhesives contact.

[Claim 2]It is a dicing method which cuts with a braid to a wafer stuck on a tape for immobilization via adhesives, and forms a semiconductor chip, A dicing method carrying out dicing without locating a tip of a braid in said opening at the time of dicing and making said tape for immobilization, and said adhesives contact, while forming an opening in an interface of said tape for immobilization, and a wafer beforehand along dicing area.

[Claim 3]The dicing method according to claim 1, wherein said opening is formed of a slot established in the affixing surface side of a wafer.

[Claim 4]The dicing method according to claim 1, wherein said opening is formed of a slot established in the affixing surface side of a tape for immobilization.

[Claim 5]A wafer, wherein a slot larger than dicing width is formed in a wafer back face along dicing area.

[Claim 6]A tape for wafer immobilization which is a tape for immobilization which a wafer pastes up and is characterized by corresponding to a wafer affixing surface of a tape for immobilization in dicing area of a wafer, and forming a slot larger than dicing width.

[Claim 7]A semiconductor device which is a semiconductor device which fixes a semiconductor chip via adhesives on a support plate located in a resin package, and is characterized by a periphery of an adhesion side of said semiconductor chip serving as a hollow side.

[Claim 8]A semiconductor device which is a semiconductor device which fixes a semiconductor chip via adhesives on a support plate located in a resin package, and is characterized by establishing two or more hollows in an adhesion side of a semiconductor chip while a periphery of an adhesion side of said semiconductor chip serves as a hollow

side.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the semiconductor device incorporating the semiconductor chip manufactured by dicing method and a method for the same.

[0002]

[Description of the Prior Art] In manufacture of a semiconductor device, there is a chip making process of cutting a semiconductor wafer in all directions and manufacturing a semiconductor chip. In this chip making, dicing which rotates the braid which made the diamond abrasive grain adhere to the circumference portion of a disk at high speed, and cuts a semiconductor wafer is known. The full dicing method for cutting a wafer thoroughly (cut) and the semi full dicing method which cuts about 90% of a wafer deeply, and is cut off partially about 10% are known by the conventional dicing method.

[0003] The full dicing method is indicated to issue, and P243-P249 as a through cut on incorporated company rear rise company issue "very large scale integration factory state-of-the-art technical collection second piece newest process and automation" September 5, Showa 61.

[0004] The semi full dicing method is indicated to the Kogyo Chosakai Publishing issue "electronic industry material" December, 1987 item, December [of the same year] 1 issue, and P72-P76. after sticking a wafer on a tape, the cut of 20-30-micrometer remnants is performed in this literature -- the purport statement is carried out.

[0005] Since the resin package type semiconductor device whose high density assembly becomes possible on the other hand is exposed to an elevated temperature at the time of mounting, a package crack generates it by a heat shock. The package crack at the time of mounting is indicated to the Kogyo Chosakai Publishing issue "electronic industry material" November, 1990 item, November [of the same year] 1 issue, and P29-P35.

[0006]

[Problem(s) to be Solved by the Invention] As a dicing method, the semi full dicing method and the full dicing method are known as mentioned above. The process of separating a

wafer thoroughly by cracking (break) is not only needed after dicing, but in the semi full dicing method, there is a difficulty which a fragment generates at the time of cracking. The fragment by which it was generated adheres to a semiconductor chip surface, or soils a dicing apparatus. The full dicing method is superior to the semi full dicing method from such a point. However, by the full dicing method, in order to cut a wafer thoroughly, a braid tip is deeply cut even to the tape for immobilization of a wafer back face. As a result, the adhesives which paste up a wafer on a tape adhere to a braid, and blinding occurs easily. If blinding begins to occur, the sharpness of a braid worsens, exfoliation of the semiconductor chip which caused increase of grinding force and was separated etc. will break out easily, and the reliability of dicing will become low. Blinding shortens the life of a braid. Since it is such, under the present circumstances, the semi full dicing method is in use.

[0007]The purpose of this invention is to provide the dicing method with which blinding of a dicing blade cannot get up easily.

[0008]Other purposes of this invention are to provide a dicing method with the high reliability of dicing to which chip exfoliation etc. cannot get up easily at the time of dicing.

[0009]Other purposes of this invention are to provide a semiconductor device with high adhesive strength of a semiconductor chip and package resin.

[0010]Other purposes of this invention are to provide a semiconductor device with high adhesive strength with the support plate which supports a semiconductor chip, package resin, and a semiconductor chip.

[0011]The other purposes and the new feature will become clear from description and the accompanying drawing of this specification along [said] this invention.

[0012]

[Means for Solving the Problem]It will be as follows if an outline of a typical thing is briefly explained among inventions indicated in this application. Namely, a dicing method of this invention is a dicing method which forms a semiconductor chip which cuts with a braid to a semiconductor wafer used as a work stuck on a tape for immobilization used as a base material via adhesives, and serves as a product, While forming an opening in an interface of said tape for immobilization, and a semiconductor wafer beforehand along dicing area, dicing is carried out without locating a tip of a braid in said opening at the time of dicing and making said tape for immobilization, and said adhesives contact. In order to form said opening, a slot by etching is established in the affixing surface side of a semiconductor wafer. This slot is a slot larger than dicing width.

[0013]In other examples of this invention, in order to form said opening, a slot is established in the affixing surface side of a tape for immobilization for fixing a wafer. This slot is a slot larger than dicing width.

[0014]A semiconductor device of this invention is a semiconductor device which fixes a semiconductor chip via adhesives on a support plate located in a resin package, and a periphery of an adhesion side of said semiconductor chip serves as a hollow side. This hollow side is a hollow side acquired by cutting a groove bottom by etching provided in

advance of dicing which forms a semiconductor chip from a semiconductor wafer.

[0015]A semiconductor device of this invention is a semiconductor device which fixes a semiconductor chip via adhesives on a support plate located in a resin package, and while a periphery of an adhesion side of said semiconductor chip serves as a hollow side, two or more hollows are established in an adhesion side of a semiconductor chip. Said hollow side is a hollow side acquired by cutting a groove bottom by etching provided in advance of dicing which forms a semiconductor chip from a semiconductor wafer.

[0016]

[Function]According to the above-mentioned means, in the dicing method of this invention. Since dicing can be carried out being located in the opening where the tip of the braid was established in the interface of a wafer and the tape for immobilization, adhesives or the tape which paste up a wafer on the tape for immobilization are not contacted, but blinding of the braid accompanying adhesion of adhesives etc. becomes difficult to occur. As a result, the exfoliation from the tape for immobilization of the semiconductor chip by the grinding force increase by blinding of a braid produced by dicing being carried out becomes difficult to break out. Since blinding of a braid can be deterred according to this invention, improvement in a life of a braid can be aimed at.

[0017]An opening is formed in the interface of the wafer and the tape for immobilization along dicing area where it is stuck on the tape for immobilization, since the slot was established the wafer of this invention in the affixing surface side. Therefore, blinding generating by the adhesives of a braid, etc. can be suppressed by performing dicing so that this opening may be made to face the tip of a braid at the time of dicing.

[0018]An opening is formed in the interface of the wafer and the tape for immobilization along dicing area after having stuck the wafer, since the tape for wafer immobilization of this invention was established [the slot] in the affixing surface side. Therefore, blinding generating by the adhesives of a braid, etc. can be suppressed by performing dicing so that this opening may be made to face the tip of a braid at the time of dicing.

[0019]The periphery of the adhesion side pasted up on the support plate of a semiconductor chip becomes depressed, and the semiconductor device of this invention serves as a field, Since the resin which forms a package in this hollow side eats away, as for the support plate portion and semiconductor chip which face a hollow side, an adhesive property with resin becomes high and exfoliation of a package crack and a semiconductor chip becomes difficult to break out.

[0020]The periphery of the adhesion side pasted up on the support plate of a semiconductor chip becomes depressed, and the semiconductor device of this invention serves as a field, Since the resin which forms a package in this hollow side eats away, as for the support plate portion and semiconductor chip which face a hollow side, an adhesive property with resin becomes high and exfoliation of a package crack and a semiconductor chip becomes difficult to break out. Since two or more hollows are established in the rear-face (adhesion side) side of a semiconductor chip, the bonding strength of a semiconductor

chip and a support plate becomes still higher.

[0021]

[Example]With reference to drawings, one example of this invention is described below.

The mimetic diagram and drawing 2 which drawing 1 shows one example of the wafer dicing method of this invention are the same, and a sectional view and drawing 3 are the top views showing the rear face of the wafer of this invention.

[0022]In the dicing method of this invention, the wafer 1 as shown in drawing 3 in advance of dicing is prepared. The wafer 1 consists of a silicon substrate about 300-400 micrometers thick, for example, and the element part 2 of rectangular shape is formed in all directions. The principal surface side of the wafer 1 serves as an active region which forms elements, such as an integrated circuit. The part between the element part 2 and the element part 2 has become the cutting area 3 (refer to drawing 1) for carrying out the cutting part of the wafer 1, i.e., dicing area. As the wafer 1 of this invention is shown in drawing 3, the slot 4 is formed in the center of dicing area along the dicing area of the rear face of the wafer 1. While this slot 4 is formed by etching, for example and that depth is set to tens of micrometers, the flute width is larger tens of micrometers than the thickness of the braid for dicing.

[0023]In advance of dicing, the wafer 1 is stuck on the resin tape 5 for immobilization via the adhesives 6. As a result, the opening 7 will be formed in the attachment interface of the tape 5 for immobilization, and the wafer 1 by existence of the slot 4 as shown in drawing 1 and drawing 2. The tip of the braid 8 is set as the state where it is located in said opening 7, and dicing is performed, as shown in drawing 1. Namely, dicing performed while rotating the braid 8 and moving the braid 8 along the dicing area 3, as shown in drawing 1 and drawing 2, It will be carried out in the state where the adhesives 6 (tape 5 for immobilization) are not contacted, without the tip of the braid 8 separating from the opening 7 (slot 4). Neither the adhesives 6 nor the tape 5 for immobilization is cut, there is no adhesion of the base material of the adhesives 6 or the tape 5 for immobilization, and blinding of the braid 8 by adhesives etc. stops as a result, occurring. The tip of the braid 8 is not made for this dicing method not to project from the rear face of the wafer 1, but although it is the semi full dicing method, as a result of carrying out dicing of the slot 4 center of the rear face of the wafer 1 along a slot (dicing area), it turns into the full dicing method substantially. 9 in drawing 1 and drawing 2 is a spindle with which the braid 8 is attached.

[0024]The semiconductor chip manufactured by such a dicing method is used for manufacture of a semiconductor device. Drawing 4 is a sectional view showing the semiconductor device of this invention. The lead 17 which the semiconductor device 15 continues within and without the package 16 which consists of resin, and this package 16, and extends, It consists of the support plate (tab) 18 located in the package 16, the chip (semiconductor chip) 20 fixed via the adhesives 19 on this tab 18, and the wire 21 which electrically connects the electrode and the inner end of the lead 17 which were provided in

the upper surface of said chip 20. Since said chip 20 is formed by the dicing method by this invention, it will become depressed in the periphery by the side of the adhesion side pasted up on the tab 18, and the field 22 will generate it. For this reason, it will become depressed with the tab 18, and will become depressed according to the field 22, 23 will be formed, and the resin 25 which forms the package 16 will eat into this hollow 23. As a result, the adhesive strength of the chip 20 and the tab 18 in the adhesion side side edge portion of the chip 20, and the resin 25 becomes high, and exfoliation of the chip 20 and generating of a package crack will be suppressed by the heat stress at the time of mounting of the semiconductor device 15, etc.

[0025]The following effects are acquired in the semiconductor device carrying the semiconductor chip obtained by the dicing method and dicing of such this invention.

[0026](1) The slot is established in the affixing surface of the wafer corresponding to dicing area in the dicing method of this invention, The tip of a braid is located in said Mizouchi at the time of dicing, since dicing is performed as a tape is not contacted, adhesives and the tape base material on which a tape and a wafer are pasted up stop adhering to a braid, and the effect that blinding of a braid becomes difficult to occur is acquired.

[0027](2) By the above (1) the dicing method of this invention, In a braid, since blinding of the braid resulting from adhesion of the adhesives etc. on which a tape and a wafer are pasted up cannot get up easily, the chip exfoliation resulting from the sharpness fall of the braid by blinding of a braid becomes difficult to break out, and the effect that the reliability of dicing becomes high is acquired.

[0028](3) The effect that the life of the dicing method of this invention of a braid improves by the above (1) since blinding of the braid which originates in adhesion of the adhesives etc. on which a tape and a wafer are pasted up in a braid cannot get up easily is acquired.

[0029](4) An opening is formed in the interface of the wafer and the tape for immobilization along dicing area where it is stuck on the tape for immobilization, since the slot was established the wafer of this invention in the affixing surface side. Therefore, the effect that blinding generating by the adhesives of a braid, etc. can be suppressed is acquired by performing dicing so that this opening may be made to face the tip of a braid at the time of dicing.

[0030](5) The above (1) According to the dicing method of this invention, the synergistic effect that dicing cost reduction can be planned and the reduce manufacturing cost of a semiconductor device can be attained by the improvement in the yield by exfoliation deterrence of the semiconductor chip from the tape for immobilization and reinforcement of a braid is acquired by - (4).

[0031](6) Since the semiconductor device of this invention has good intrusion of resin in the portion of the adhesion side side edge of a semiconductor chip, the adhesive strength of a semiconductor chip, a tab, and package resin improves, and the effect that the reliability of a package becomes high is acquired.

[0032]Although the invention made by this invention person above was concretely

explained based on the example, This invention is not limited to the above-mentioned example, and, to say nothing of the ability to change variously in the range which does not deviate from the gist, have established the slot for forming an opening in said example for example, in the wafer, but. The slot 30 is established in the affixing surface side of the tape 5 for immobilization, and it may be made to form said opening 7 by this, as shown in drawing 5. In this example, blinding generating by the adhesives of the braid 8, etc. can be suppressed like said example by performing dicing so that said opening 7 may be made to face the tip of the braid 8 at the time of dicing.

[0033]Drawing 6 and drawing 7 are the figures showing the example which raised further the adhesive strength of the chip 20 to the tab 18. In this example, as shown in drawing 6, it not only forms the slot 4, but two or more hollows (dimple) 40 are established in the rear face of the wafer 1 along dicing area at the rear-face side of the element part 2. And the adhesives 19 on which the tab 18 and the chip 20 are pasted up eat into this hollow 40. Therefore, the adhesive strength of the chip 20 to the tab 18 becomes still higher as compared with the semiconductor device of said example. As a result, while the chip 20 becomes difficult to exfoliate from the tab 18 at the time of mounting of a semiconductor device, generating of the package crack accompanying exfoliation of the chip 20 can be deterred.

[0034]Although the above explanation explained the case where the invention mainly made by this invention person was applied to the wafer dicing art in manufacture of the semiconductor device which is a field of the invention used as the background, it is not limited to it. This invention is applicable to the cutting (dicing) art of cutting the work stuck on the base material via adhesives at least, and manufacturing a product.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1]It is a mimetic diagram showing one example of the wafer dicing method of this invention.

[Drawing 2]It is a sectional view showing one example of the wafer dicing method of this invention.

[Drawing 3]It is a top view showing the rear face of the wafer of this invention.

[Drawing 4]It is a sectional view showing one example of the semiconductor device of this invention.

[Drawing 5]It is a mimetic diagram showing other examples of the wafer dicing method of this invention.

[Drawing 6]They are some top views of the rear face of the wafer in which other examples of the wafer of this invention are shown.

[Drawing 7]It is a sectional view showing other examples of the semiconductor device of this invention.

[Description of Notations]

1 [-- A slot, 5 / -- The tape for immobilization,] -- A wafer, 2 -- An element part, 3 -- Dicing area, 4 6 [-- A spindle, 15 / -- A semiconductor device, 16 / -- A package, 17 / -- A lead, 18 / -- A tab, 19 / -- Adhesives, 20 / -- A chip, 21 / -- A wire, 22 / -- A hollow side, 23 / -- It becomes depressed and is 25. / -- Resin, 30 / -- A slot, 40 / -- Hollow.] -- Adhesives, 7 -- An opening, 8 -- A braid, 9

[Translation done.]

* NOTICES *

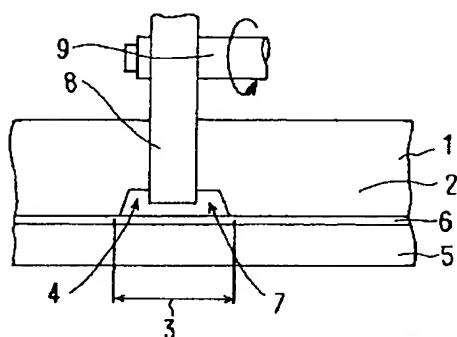
JP0 and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DRAWINGS

[Drawing 1]

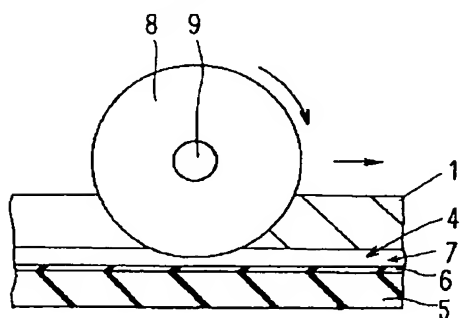
図 1



1…ウエハ 3…ダイシングエリア 4…溝 5…固定用テープ
6…接着剤 7…空隙 8…ブレード

[Drawing 2]

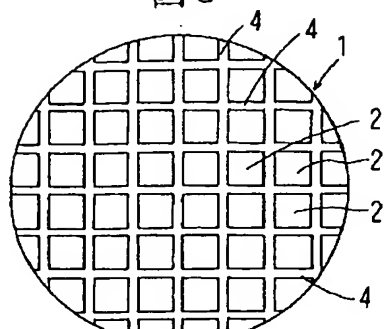
図 2



1…ウエハ 6…接着剤 7…空隙 8…ブレード

[Drawing 3]

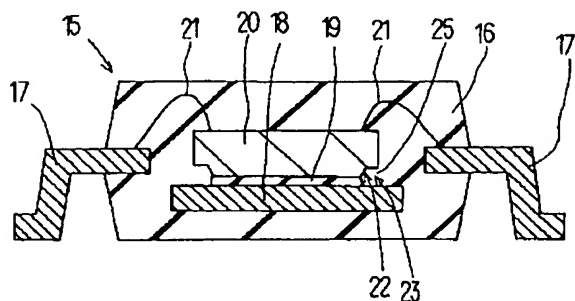
図 3



1...ウエハ 4...溝

[Drawing 4]

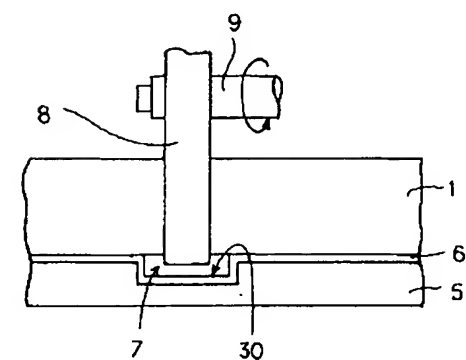
図 4



16...パッケージ 18...タブ 19...接着剤 20...チップ
22...窪み面 23...窪み 25...レジン

[Drawing 5]

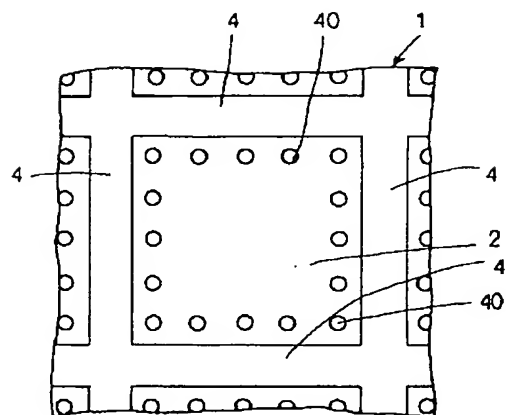
図 5



1...ウエハ 5...固定用テープ 6...接着剤
7...空腔 8...ブレード 30...溝

[Drawing 6]

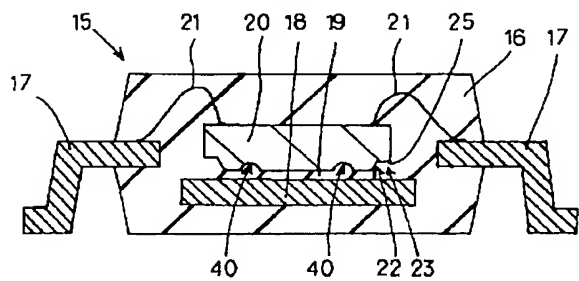
図 6



1...ウエハ 2...素子部 4...溝 40...窪み

[Drawing 7]

図 7



40...窪み

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-302772

(43) 公開日 平成7年(1995)11月14日

(51) Int.Cl.⁶

H 0 1 L 21/301

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/ 78

F

M

審査請求 未請求 請求項の数 8 O L (全 6 頁)

(21) 出願番号 特願平6-96042

(22) 出願日 平成6年(1994)5月10日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233505

日立東京エレクトロニクス株式会社

東京都青梅市藤橋3丁目3番地の2

(72) 発明者 阿品 輝久

東京都青梅市藤橋3丁目3番地2 日立東

京エレクトロニクス株式会社内

(74) 代理人 弁理士 秋田 収喜

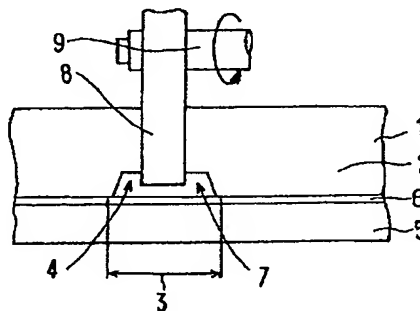
(54) 【発明の名称】 ダイシング方法およびウエハおよびウエハ固定用テープならびに半導体装置

(57) 【要約】

【目的】 ダイシングブレードの目詰まりが起き難いダイシング方法の提供。

【構成】 ウエハ1のダイシングにおいては、ウエハ1を接着剤6を介して固定用テープ5に接着した後、ブレード8をダイシングエリア3に沿って移動させてダイシングする。ウエハの裏面には溝4が設けられている。この溝4はダイシングエリアに沿いつ溝中央に設けられる。ウエハ1を固定用テープ5に接着した場合、接着界面には空隙7が発生する。そこで、ダイシングにおいては、ブレード8の先端を前記空隙7内に位置させながらダイシングを行う。ブレード8の先端は接着剤6や固定用テープ5に接触することなくダイシングが可能となる。ブレード8に接着剤等が付着しないことにより、接着剤や固定用テープの母材付着による目詰まりが起きなくなる。

図 1



1...ウエハ 3...ダイシングエリア 4...溝 5...固定用テープ
6...接着剤 7...空隙 8...ブレード

【特許請求の範囲】

【請求項1】 支持体に接着剤を介して貼着されたワークをブレードで切断して製品を形成するダイシング方法であって、ダイシングエリアに沿いつ前記支持体とワークとの界面にあらかじめ空隙を形成しておくとともに、ダイシング時にはブレードの先端を前記空隙に位置させて前記支持体および前記接着剤に接触させないでダイシングすることを特徴とするダイシング方法。

【請求項2】 固定用テープに接着剤を介して貼着されたウエハに対してブレードで切断して半導体チップを形成するダイシング方法であって、ダイシングエリアに沿いつ前記固定用テープとウエハとの界面にあらかじめ空隙を形成しておくとともに、ダイシング時にはブレードの先端を前記空隙に位置させて前記固定用テープおよび前記接着剤に接触させないでダイシングすることを特徴とするダイシング方法。

【請求項3】 前記空隙はウエハの貼着面側に設けた溝によって形成されていることを特徴とする請求項1記載のダイシング方法。

【請求項4】 前記空隙は固定用テープの貼着面側に設けた溝によって形成されていることを特徴とする請求項1記載のダイシング方法。

【請求項5】 ダイシングエリアに沿ってウエハ裏面にダイシング幅よりも広い溝が形成されていることを特徴とするウエハ。

【請求項6】 ウエハが接着される固定用テープであって、固定用テープのウエハ貼着面にはウエハのダイシングエリアに対応しかつダイシング幅よりも広い溝が形成されていることを特徴とするウエハ固定用テープ。

【請求項7】 レジンパッケージ内に位置する支持板上に接着剤を介して半導体チップを固定してなる半導体装置であって、前記半導体チップの接着面の周縁は窪み面となっていることを特徴とする半導体装置。

【請求項8】 レジンパッケージ内に位置する支持板上に接着剤を介して半導体チップを固定してなる半導体装置であって、前記半導体チップの接着面の周縁は窪み面となるとともに、半導体チップの接着面には複数の窪みが設けられていることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はダイシング方法およびその方法によって製造した半導体チップを組み込んだ半導体装置に関する。

【0002】

【従来の技術】半導体装置の製造において、半導体ウエハを縦横に切断して半導体チップを製造するチップ化工程がある。このチップ化において、円板の円周部分にダイヤモンド砥粒を付着させたブレードを高速で回転させて半導体ウエハを切断するダイシングが知られている。従来のダイシング法には、ウエハを完全に切断（カッ

ト）するフルダイシング法、ウエハの90%程度を切り込み約10%切り残すセミフルダイシング法が知られている。

【0003】フルダイシング法については、株式会社リアライズ社発行「超LSI工場最新技術集成 第二編 最新プロセスと自動化」昭和61年9月5日発行、P243～P249に、スルーカットとして記載されている。

【0004】また、セミフルダイシング法については、工業調査会発行「電子材料」1987年12月号、同年12月1日発行、P72～P76に記載されている。この文献には、テープにウエハを貼りつけた後、20～30μm残しのカットを行っている旨記載されている。

【0005】一方、高密度実装が可能となるレジンパッケージ型半導体装置は、実装時、高温に晒されることから、熱ショックによってパッケージクラックが発生する。実装時のパッケージクラックについては、工業調査会発行「電子材料」1990年11月号、同年11月1日発行、P29～P35に記載されている。

【0006】

【発明が解決しようとする課題】ダイシング方法としては、前記のようにセミフルダイシング法、フルダイシング法が知られている。セミフルダイシング法では、ダイシング後にクラッキング（ブレイク）によって完全にウエハを分離する工程が必要となるばかりでなく、クラッキング時に破片が発生する難点がある。発生した破片は半導体チップ表面に付着したり、ダイシング装置を汚す。このような点からフルダイシング法はセミフルダイシング法よりも優れている。しかし、フルダイシング法ではウエハを完全にカットするため、ブレード先端はウエハ裏面の固定用テープまで切り込まれる。この結果、ブレードにはウエハをテープに接着する接着剤が付着し、目詰まりが起き易くなる。目詰まりが起き始めると、ブレードの切れ味が悪くなり、研削抵抗の増大を招き分離された半導体チップの剥離等が起き易くなってダイシングの信頼性が低くなる。また、目詰まりはブレードの寿命を短くする。このようなことから、現状ではセミフルダイシング法が主流となっている。

【0007】本発明の目的は、ダイシングブレードの目詰まりが起き難いダイシング方法を提供することにある。

【0008】本発明の他の目的は、ダイシング時にチップ剥離等が起き難いダイシングの信頼性が高いダイシング方法を提供することにある。

【0009】本発明の他の目的は、半導体チップとパッケージレジンとの接着強度の高い半導体装置を提供することにある。

【0010】本発明の他の目的は、半導体チップとパッケージレジンおよび半導体チップを支持する支持板との接着強度の高い半導体装置を提供することにある。

【0011】本発明の前記ならびにそのほかの目的と新

規な特徴は、本明細書の記述および添付図面からあきらかになるであろう。

【0012】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記のとおりである。すなわち、本発明のダイシング方法は、支持体となる固定用テープに接着剤を介して貼着されたワークとなる半導体ウエハに対してブレードで切断して製品となる半導体チップを形成するダイシング方法であって、ダイシングエリアに沿いかつ前記固定用テープと半導体ウエハとの界面にあらかじめ空隙を形成しておくとともに、ダイシング時にはブレードの先端を前記空隙に位置させて前記固定用テープおよび前記接着剤に接触させないでダイシングするものである。前記空隙を形成するために、半導体ウエハの貼着面側にはエッチングによる溝が設けられている。この溝はダイシング幅よりも広い溝となっている。

【0013】本発明の他の実施例では、前記空隙を形成するためにウエハを固定するための固定用テープの貼着面側には溝が設けられている。この溝はダイシング幅よりも広い溝となっている。

【0014】本発明の半導体装置は、レジンパッケージ内に位置する支持板上に接着剤を介して半導体チップを固定してなる半導体装置であって、前記半導体チップの接着面の周縁は窪み面となっている。この窪み面は半導体ウエハから半導体チップを形成するダイシングに先立って設けたエッチングによる溝底を切断することによって得られた窪み面である。

【0015】本発明の半導体装置は、レジンパッケージ内に位置する支持板上に接着剤を介して半導体チップを固定してなる半導体装置であって、前記半導体チップの接着面の周縁は窪み面となるとともに、半導体チップの接着面には複数の窪みが設けられている。前記窪み面は半導体ウエハから半導体チップを形成するダイシングに先立って設けたエッチングによる溝底を切断することによって得られた窪み面である。

【0016】

【作用】上記した手段によれば、本発明のダイシング方法では、ブレードの先端がウエハと固定用テープの界面に設けられた空隙内に位置しながらダイシングできることから、固定用テープにウエハを接着する接着剤やテープに接触せず、接着剤等の付着に伴うブレードの目詰まりが起き難くなる。この結果、ブレードの目詰まりによる研削抵抗増大によるダイシングされて得られた半導体チップの固定用テープからの剥離が起き難くなる。また、本発明によればブレードの目詰まりが抑止できることから、ブレードの寿命向上が図れる。

【0017】本発明のウエハは貼着面側に溝が設けられていることから、固定用テープに貼着された状態では、ダイシングエリアに沿うウエハと固定用テープとの界面

には空隙が形成される。したがって、ダイシング時ブレードの先端をこの空隙に臨ませるようにダイシングを行うことによってブレードの接着剤等による目詰まり発生を抑えることができる。

【0018】本発明のウエハ固定用テープは貼着面側に溝が設けられていることから、ウエハを貼着した状態では、ダイシングエリアに沿うウエハと固定用テープとの界面には空隙が形成される。したがって、ダイシング時ブレードの先端をこの空隙に臨ませるようにダイシングを行うことによってブレードの接着剤等による目詰まり発生を抑えることができる。

【0019】本発明の半導体装置は、半導体チップの支持板に接着される接着面の周縁が窪み面となり、この窪み面にパッケージを形成するレジンが食い込むようになっていることから、窪み面に臨む支持板部分および半導体チップはレジンとの接着性が高くなり、パッケージクラックや半導体チップの剥離が起き難くなる。

【0020】本発明の半導体装置は、半導体チップの支持板に接着される接着面の周縁が窪み面となり、この窪み面にパッケージを形成するレジンが食い込むようになっていることから、窪み面に臨む支持板部分および半導体チップはレジンとの接着性が高くなり、パッケージクラックや半導体チップの剥離が起き難くなる。また、半導体チップの裏面（接着面）側には複数の窪みが設けられていることから、半導体チップと支持板との接合強度が一層高くなる。

【0021】

【実施例】以下図面を参照して本発明の一実施例について説明する。図1は本発明のウエハダイシング方法の一実施例を示す模式図、図2は同じく断面図、図3は本発明のウエハの裏面を示す平面図である。

【0022】本発明のダイシング方法においては、ダイシングに先立って図3に示すようなウエハ1が用意される。ウエハ1は、たとえば、300〜400 μ m程度の厚さのシリコン基板からなり、縦横に矩形状の素子部2が形成されている。ウエハ1の主面側は半導体集積回路等の素子を形成するアクティブ領域となっている。また、素子部2と素子部2との間の一部はウエハ1を切断分離するための切断領域、すなわちダイシングエリア3（図1参照）となっている。本発明のウエハ1は、図3に示すように、ウエハ1の裏面のダイシングエリアに沿いかつダイシングエリアの中央に溝4が設けられている。この溝4は、たとえば、エッチングによって形成され、その深さは数十 μ mとなるとともに、溝幅はダイシング用のブレードの厚さよりも数十 μ m広くなっている。

【0023】ダイシングに先立ってウエハ1は樹脂性の固定用テープ5に接着剤8を介して貼着される。この結果、固定用テープ5とウエハ1との貼着界面には、図1および図2に示すように、溝4の存在によって空隙7が

形成されることになる。ダイシングは、図1に示すように、ブレード8の先端が前記空隙7内に位置する状態に設定されて行われる。すなわち、図1および図2に示すように、ブレード8を回転させ、かつブレード8をダイシングエリア3に沿って移動させながら行うダイシングは、ブレード8の先端が空隙7（溝4）から外れることなく、かつ接着剤6（固定用テープ5）に接触しない状態で行われることになる。この結果、接着剤6や固定用テープ5を切断することがなく、接着剤6や固定用テープ5の母材の付着がなく、接着剤等によるブレード8の目詰まりが起きなくなる。このダイシング方法は、ブレード8の先端をウエハ1の裏面から突出するようにせず、セミフルダイシング法であるが、ウエハ1の裏面の溝4中央を溝（ダイシングエリア）に沿ってダイシングする結果、実質的にフルダイシング法となる。なお、図1および図2における9はブレード8が取り付けられるスピンドルである。

【0024】このようなダイシング方法によって製造された半導体チップは、半導体装置の製造に使用される。図4は本発明の半導体装置を示す断面図である。半導体装置15は、レジンからなるパッケージ16と、このパッケージ16の外内に亘って延在するリード17と、パッケージ16内に位置する支持板（タブ）18と、このタブ18上に接着剤19を介して固定されたチップ（半導体チップ）20と、前記チップ20の上面に設けられた電極とリード17の内端を電気的に接続するワイヤ21とからなっている。前記チップ20は本発明によるダイシング方法によって形成されることから、タブ18に接着される接着面側の周縁には窪み面22が発生することとなる。このため、タブ18と窪み面22とによって窪み23が形成され、この窪み23にはパッケージ16を形成するレジン25が食い込むことになる。この結果、チップ20の接着面側縁部分におけるチップ20とタブ18とレジン25との接着強度が高くなり、半導体装置15の実装時の熱ストレス等によって、チップ20の剥離やパッケージクラックの発生が抑えられることになる。

【0025】このような本発明のダイシング方法およびダイシングによって得られた半導体チップを搭載した半導体装置においては、以下の効果が得られる。

【0026】（1）本発明のダイシング方法は、ダイシングエリアに対応するウエハの貼着面に溝が設けられていることと、ダイシング時にはブレードの先端は前記溝内に位置し、テープには接触しないようにしてダイシングが行われることから、テープとウエハを接着する接着剤やテープ母材がブレードに付着しなくなり、ブレードの目詰まりが起き難くなるという効果が得られる。

【0027】（2）上記（1）により、本発明のダイシング方法は、ブレードにおいて、テープとウエハを接着する接着剤等の付着に起因するブレードの目詰まりが起

き難いことから、ブレードの目詰まりによるブレードの切れ味低下に起因するチップ剥離が起き難くなり、ダイシングの信頼度が高くなるという効果が得られる。

【0028】（3）上記（1）により、本発明のダイシング方法は、ブレードにおいて、テープとウエハを接着する接着剤等の付着に起因するブレードの目詰まりが起き難いことから、ブレードの寿命が向上するという効果が得られる。

【0029】（4）本発明のウエハは貼着面側に溝が設けられていることから、固定用テープに貼着された状態では、ダイシングエリアに沿うウエハと固定用テープとの界面には空隙が形成される。したがって、ダイシング時ブレードの先端をこの空隙に臨ませるようにダイシングを行うことによってブレードの接着剤等による目詰まり発生を抑えることができるという効果が得られる。

【0030】（5）上記（1）～（4）により、本発明のダイシング方法によれば、固定用テープからの半導体チップの剥離抑止による歩留り向上、ブレードの長寿命化により、ダイシングコスト低減が図れ、半導体装置の製造コスト低減が達成できるという相乗効果が得られる。

【0031】（6）本発明の半導体装置は、半導体チップの接着面側縁の部分においてレジンの食い込みが良いことから、半導体チップとタブおよびパッケージレジンの接着強度が向上し、パッケージの信頼性が高くなるという効果が得られる。

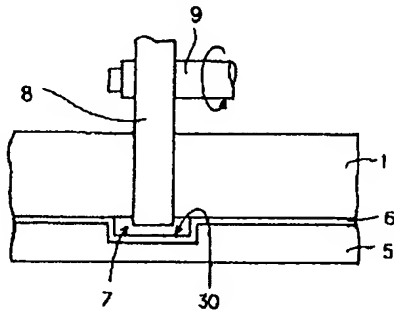
【0032】以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。たとえば、前記実施例では、空隙を形成するための溝をウエハに設けているが、図5に示すように、固定用テープ5の貼着面側に溝30を設け、これによって前記空隙7を形成するようにしても良い。この実施例では、前記実施例同様にダイシング時、ブレード8の先端を前記空隙7に臨ませるようにダイシングを行うことによってブレード8の接着剤等による目詰まり発生を抑えることができる。

【0033】図6および図7はタブ18に対するチップ20の接着強度をさらに高めた実施例を示す図である。この実施例では、図6に示すように、ウエハ1の裏面にダイシングエリアに沿って溝4を設けるばかりでなく、素子部2の裏面側に複数の窪み（ディンプル）40が設けられている。そして、この窪み40にはタブ18とチップ20とを接着する接着剤19が食い込む。したがって、タブ18に対するチップ20の接着強度は前記実施例の半導体装置に比較してさらに高くなる。この結果、半導体装置の実装時タブ18からチップ20が剥離し難くなるとともに、チップ20の剥離に伴うパッケージクラックの発生を抑止できる。

【0034】以上の説明では主として本発明者によって

【図5】

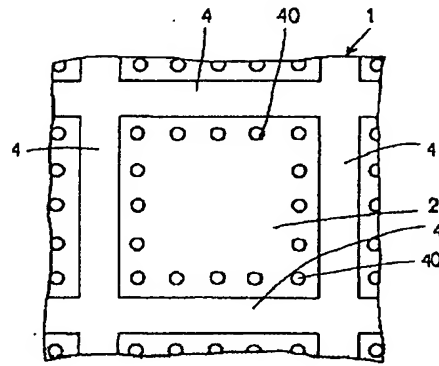
図5



1…ウエハ 5…固定用テープ 6…接着剤
7…空腔 8…ブレード 30…帽

【図6】

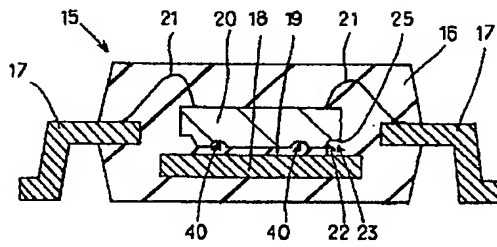
図6



1…ウエハ 2…素子部 4…溝 40…窪み

【図7】

図7



40…窪み